

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 57-016376

(43)Date of publication of application : 27.01.1982

(51)Int.Cl.

G04C 3/14

H02P 8/00

(21)Application number : 55-091383

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 04.07.1980

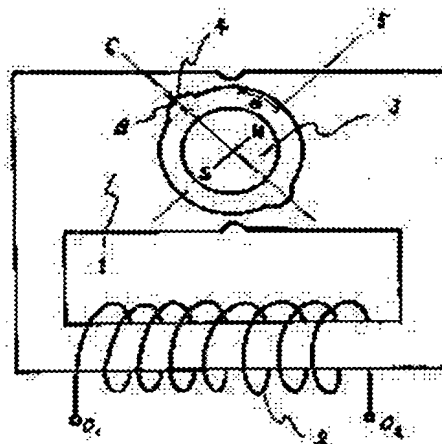
(72)Inventor : MOMOI KYOJI

(54) STEP MOTOR DISTURBANCE DETECTING AND CONTROLLING DEVICE FOR WATCH

(57)Abstract:

PURPOSE: To lower driving current by reducing attraction of a rotor, by providing a function capable of detecting rotation of the rotor caused by disturbance at the time when the rotor stays stationary, and also of holding the rotor in a stationary position electromagnetically.

CONSTITUTION: A depth B of a notch 4 of a step motor is set to 0.04mm, and area of the notch section is reduced to approximately two-fifth of the conventional area. As it is possible to weaken the attraction and also to make width of driving pulse narrower by doing this, drive-consuming current becomes smaller. And, in case when erroneous rotation of the stationary rotor 3 started taking place, this is detected to give a control pulse in the same direction as the driving pulse of the width of 1.5sec existing immediately before start of the erroneous rotation to keep the rotor 3 to the attraction side. After impression of control pulse by attraction, the rotor 3 is pulled back to a stationary stabilizing point 5 located in the neighborhood of the attraction side, so that it is corrected to the initial position.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

⑫ 特 許 公 報 (B 2)

昭61-61356

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公告 昭和61年(1986)12月25日

G 04 C 3/14
// H 02 P 8/00X-6781-2F
7315-5H

発明の数 1 (全8頁)

⑮ 発明の名称 電子時計

前置審査に係属中

⑯ 特 願 昭55-91383

⑰ 公 開 昭57-16376

⑱ 出 願 昭55(1980)7月4日

⑲ 昭57(1982)1月27日

⑳ 発 明 者 桃 井 恭 次 諏訪市大和3丁目3番5号 株式会社諏訪精工舎内

㉑ 出 願 人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号
会社

㉒ 代 理 人 弁理士 最 上 務

審 査 官 七 條 耕 司

㉓ 参 考 文 献 特開 昭53-48564 (JP, A)

1

2

㉔ 特許請求の範囲

1 間欠的なパルス信号にもとづいて作動する駆動回路、ステータ、コイル及び着磁ロータからなり前記駆動回路31により間欠的に駆動されるステップモータを備えた電子時計において、前記パルス信号を前記駆動回路に分配して供給する駆動制御回路30、前記コイル端に接続され前記ロータが減衰振動を終了した後前記コイルに発生する誘起電圧を検出する検出回路32、前記検出回路と前記駆動制御回路の間に接続されるとともに前記検出回路の出力に応じて制御パルスを発生する検出制御回路33とからなり、前記検出制御回路は前記制御パルスの極性を前回のロータ駆動用のパルス信号と同極にし、且つ前記ロータ駆動後の減衰振動が終了するまでの所定時間検出を禁止するゲート回路33aを有しており、前記駆動制御回路を介して前記駆動回路に供給される前記制御パルスにより前記ロータをもとの位置に引きもどして成ることを特徴とする電子時計。

発明の詳細な説明

本発明は、二極ロータ、一体型ステータ、コイルを有するステップモータにおいて、引き力を低く設定しておくことにより駆動電流を減少させ、静止時に生じ易くなつたロータ誤回転を防ぐ時計用ステップモータの外乱検出制御装置を有する電子時計に関するものである。

従来のステップモータ及び駆動パルス波形を第

1図、第2図に示す。第1図において、ノッチ4の深さは、 $\alpha = 0.10\text{mm}$ である。第2図の駆動パルスが第1図のコイル2に印加されることにより、ロータ3はステップ回転する。ここで、静止時においてロータ3の磁極はノッチ4とほぼ直角の位置に静止している。これを静的安定点5と言い、ロータ3が静的安定点5に引きつけられようとする力を引き力と言う。この引き力は、磁気回路全体に蓄えられる磁気エネルギーのロータ回転角に対する変化率で与えられる。磁気エネルギーEと引き力は、第4図a, bでみるようにロータ3の回転角 θ と共に変化する。引き力が0になる点は、安定な静的安定点5と不安定な中立点6である。この引き力が常にロータ3を静的安定点5に引きつけるように働くのである。ここでロータ3を1ステップ回転させる場合、中立点6を乗り越える前には、引き力がロータ3を回転させない方向に働くため、これを補う広いパルス幅(3msec以上)で駆動させなければならず、低消費電流化への障害となる。また、ノッチ4による引き力を小さく設定した場合、中立点6の磁気ポテンシャルが低くなり乗り越え易くなるため、駆動パルス幅が狭くても駆動トルクは確保でき、ロータ3はステップ回転する。これから駆動消費電流を少なくできる。しかし、瞬間的な衝撃、外部磁界、振動などの外乱によるロータ誤回転が生じ易くなる。

3

従来より、ロータ3の駆動回転ミスを検出しもう一発広いパルス幅の駆動パルスを与えてロータ3をステップ回転させミスを修正する装置は一般に知られている。しかし、静止時においてロータ3が誤回転してしまった場合の修正方式はない。ここで、ロータ駆動時と静止時とを時間の長さで比較した場合、圧倒的に静止時のほうが長い。よつて、外乱が加わる確率として考えた場合にも、静止時において加わる確率のほうが高いことになる。これは、すなわち静止時におけるロータ3の誤回転し易さにつながり、しいては時計の精度の劣化につながる。

本発明は、この特にロータ3の静止時における欠点を除去したもので、まず引き力を小さく設定することにより駆動電流を下げ、それに伴つて生じ易くなつた静止時でのロータ3の誤回転を防ぐ装置を提供するものである。

以下、本発明を図面に従つて詳細に説明する。

まず第1図の従来ステップモータ構造において本発明で改められた部分はノッチ4であり、第3図でみるように、ノッチ深さが、 $\beta = 0.04\text{mm}$ となり、ノッチ部分面積が約2/5と大幅に縮小されている点である。これにより引き力が弱くなり、先に述べたように駆動パルス幅を狭くできるので、駆動消費電流は少なくなる。この場合の駆動パルス波形は、第5図cに示されるパルス幅1.5msecの波形である。ここで、ロータ3を静的安定点5に引きつけている力が弱くなつていたので、ロータ3は誤回転し易い状態にある。本発明では、なおかつこの誤回転し始めを検出し、検出した瞬間に、その直前の駆動パルスと同じ方向のパルスをコイル2に与えて、ロータ3を吸引側（回転角 θ のマイナス方法）に引きつけるので、その後ロータ3は静的安定点にもどり、誤回転は修正される。この役目をはたすパルスを制御パルスと言う。検出時間は、駆動時付近を除く静止時間である。検出装置は、ロータ3の回転によるコイル2の誘起電圧をチョツパ増幅し、インバート検出部で検出する装置である。このチョツパ増幅された検出電圧が、第5図dの波形である。ロータ3が回転角 θ のプラス方向、マイナス方向のどちらに回転したかについては検出していない。中立点6を越えそうになる誤回転を検出するだけである。ロータ3に誤回転し始める以前の静的安定点へも

4

どす動作をさせる制御パルス波形は、第5図eの波形である。ここで、駆動時におけるロータ3のステップ回転は誤回転ではないので、この時の回転を検出しても制御パルスは出力しない。この制御パルス禁止区間は、第6図jの波形においてHiの区間である。以上の誤回転検出制御をすることにより、引き力が小さいことに寄因する静止時のロータ3の誤回転はなくなる。これは、しいては時計の精度が劣化しなくなるということにつながる。

次に、実際の回路について、第6図のタイミングチャート、第7図、第8図の回路図に従いながら説明していくことにする。

第7図、第8図中、30は駆動制御回路であり、31は駆動回路、32は検出回路、33は検出制御回路である。

駆動制御回路30は、パルス信号を駆動回路31及び検出回路32に選択的に振り分ける回路であり、モータ駆動用のパルス信号入力⑨、⑩、制御パルス入力⑦、⑧、及び検出作動用2048Hz信号入力⑪の各入力端子を有する。また入力端子に入力された信号はゲートG1乃至G18により振り分けられ駆動回路31、検出回路32に出力される。

駆動回路31は、MOSTランジスタ⑪、⑫からなるインバートとMOSTランジスタ⑬、⑭からなるインバートによる構成されており、駆動制御回路30からのパルス信号に応じて駆動コイル端 O_1 、 O_2 に電流を供給する。

検出回路部32は駆動回路31を構成するトランジスタ⑫と⑭、及びコイル端 O_1 に接続される抵抗 γ とトランジスタ⑬、コイル端 O_2 に接続される抵抗 γ とトランジスタ⑭によつて構成される。又第8図に示す検出制御回路33は、電圧検出用インバート20、21、ゲートG19、G20、G21、カウンタ19、SET-RESET-FLIP-FLOP18、及びゲートG20、G21に接続される入力端子②、③からなる。又第8図中33aで示されるゲートG20とG21は制御パルス信号の極性を前回の駆動パルスと同極にし、且つロータ駆動後の減衰振動が終了するまでの所定時間、検出を禁止するゲート回路を形成している。

尚第6図の信号は各々、信号fは端子⑩に入力

5

6

され、信号gは端子⑨に入力される。信号hと信号iは各々端子②, ③に入力される。信号jは信号hとiによつて形成される禁止期間のタイミングを示す。信号kとlは各々第8図の検出制御回路33の出力A₁, A₂の出力信号であり、信号kは端子⑦に、信号lは端子⑧に入力される。

次いで第7図、第8図の作動について述べる。

駆動時には、第7図駆動回路の端子⑩と⑪にそれぞれ第6図タイミングチャートのfとgの駆動パルスが入力されているため、ゲートG₁乃至G₁₈の働きにより、fの駆動パルスが入力されるとトランジスタ⑪と⑫が開放になり、またgの駆動パルスが入力されるとトランジスタ⑬と⑭が開放になるので、ロータ3が180°づつステップ駆動する。ロータ3の静止時の場合、第7図の駆動回路において、端子⑬に2048Hz信号が入力されているため、トランジスタ⑬と⑭が交互に、またトランジスタ⑮と⑯が交互に0.5msec周期で開閉している。これによりロータが外乱により振動したときコイル2の両端O₁, O₂間に発生する誘起電圧が、常にチョツパ増幅される状態にある。よつて、ロータ3が回転し始めれば、その誘起電圧がコイル2のO₁, O₂間にかかるので、増幅された検出電圧として、第8図制御回路の検出用インバータ20もしくは21に入力される。この21と21の出力電圧のうち少なくとも一方が、CMOS回路でHi状態となる電圧であれば、G19の出力がHiとなる。ゲートG₁₉がHiとなると、SET-RESET-FLIP-FLOP18とカウンタ19に入力される。これによりFF18の出力QがHiになり、次いでカウンタ19の出力512Hzの信号がFF18のR端子に入力されQがLowに落ちる。その結果FF18の出力Qにパルス幅1msecの制御パルス信号が出力される。

ここで、端子②, ③には、それぞれ第6図の波形h, iが入力されている。これらの波形が、18の入力を論理ゲートG20及びG21の出力とする区間を決めている。これにより、制御パルス信号が第6図の信号kとiの2種類に振り分けられており、kが端子⑦に、そしてlが端子⑧に入力され、駆動回路31が動作しロータが元の位置に引き戻される。従つてゲートG20, G21は端子②, ③と共同して制御パルスが必ず前回の駆動パルスと同極性となるように振り分けるもので

あり、極性判別回路となつている。信号kとlにおいて、ロータ回転検出の矢印が示してあるが、両者共にその直後の制御パルス信号のない時点がある。これは、ちょうど第6図j波形がHiの区間内であり、制御パルスが禁止の区間であるからである。ここで、駆動パルス印加前1msec間の制御パルスの禁止の理由は、制御パルスが駆動パルスに重なることがないようにし、制御パルスによる駆動ミスをなくするためである。また、駆動パルス印加後の20msec間の禁止の理由は、ロータの駆動回転後の減衰振動を検出してしまい、無駄な制御パルスを出力してしまうことがないようにするためである。従つてゲートG20, G21はロータの減衰振動が終了するまでの所定時間検出を禁止する禁止回路ともなつている。次に、信号kは、第7図駆動回路の端子⑦に入力され、O₁側からコイル2に出力される制御パルスとなり、信号lは、端子⑧に入力され、O₂側から出力される制御パルスとなる。

ここで、第7図のゲートG1からG18までの論理ゲートの動作説明をしておく。G1, G2, G3, G4は、入力gがLowのとき2048Hz信号を出力し、入力gがHiのときは、G1出力がHiとなり、その他がLowとなる。G5, G6, G7, G8は、入力fがLowのとき2048Hz信号を出力し、入力fがHiのとき、G7出力がHiとなり、その他がLowとなる。G9, G10, G12, G15, G17は、制御信号kを割り込ませる論理ゲートである。G11, G13, G14, G16, G18は、制御信号lを割り込ませる論理ゲートである。

このような回路上の動作により、静止時においてロータ3の誤回転が生じ始めた場合、その直前のパルス幅1.5msecの駆動パルスと同じ方向に制御パルスを与えて、ロータ3を吸引側に引きつける。制御パルス印加後、引き力により、ロータ3は吸引側近くにある静的安定点5に引きもどされ、もとの位置に修正される。

以上の例にみられるように、本発明は、ノッチを縮小することにより引き力を弱くしているため、駆動時において、駆動パルス幅を狭く設定しても、駆動トルクを確保でき、駆動回転ミスが生じ易くなることはない。これにより、低消費電流化が達成される。ここで、引き力を弱くしたこ

7

とにより、本来ロータ3が静止していなければならないときでも、外乱などにより誤回転しそうになるときがある。本発明は、このような静止区間での不安定な状態を即座に検出し、ロータ3の誤回転を未然に防ぐ効果も有するので、時計用ステップモータの信頼性を低下させずに、低消費電流化を達成できるものである。

図面の簡単な説明

第1図は従来の時計用ステップモータ、第2図は従来の駆動電圧波形、第3図は本発明における時計用ステップモータである。第4図はロータ、ステータ間の磁気エネルギーに関するグラフと、引き力に関するグラフである。第5図はコイル両端にかかる電圧波形、第6図は回路のタイミングチャート、第7図は駆動回路周辺の回路図、第8

15 図は検出制御回路である。

1はステータ、2はコイル、3はロータ、4は

8

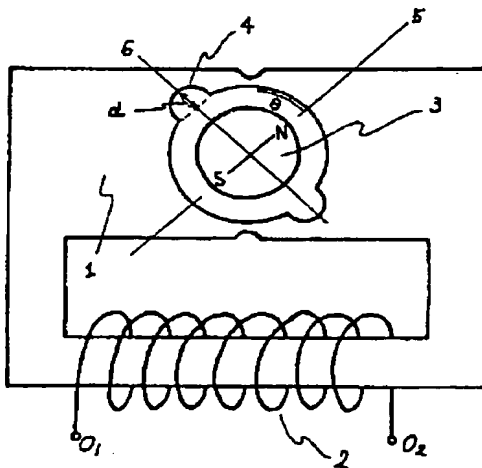
従来のノッチ、5は静的安定点、6は中立点である。

第5図において、cは駆動電圧波形、dはロータ3の静止時における検出電圧波形、eは制御パルス波形である。第5図中の矢印はロータ誤動作検出時である。

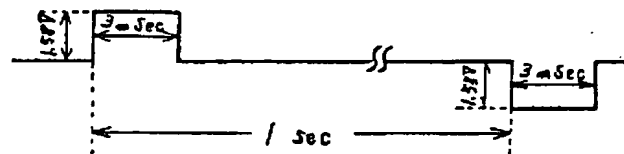
第6図において、fはコイル2のO₁側にかかる2秒信号、gはO₂側にかかる2秒信号、hはO₁側にかかる制御パルス発生区間信号、iはO₂側にかかる制御パルス発生区間信号、jは制御パルス禁止信号、kはO₁側にかかる制御パルス信号、lはO₂側にかかる制御パルス信号である。矢印は、ロータ回転検出時である。

第8図において、18はSET-RESET-FLIP-FLOP、19はカウンタ、20と21はインバータ検出部である。A₁、A₂からは、それぞれ制御パルス信号k、lが出力される。

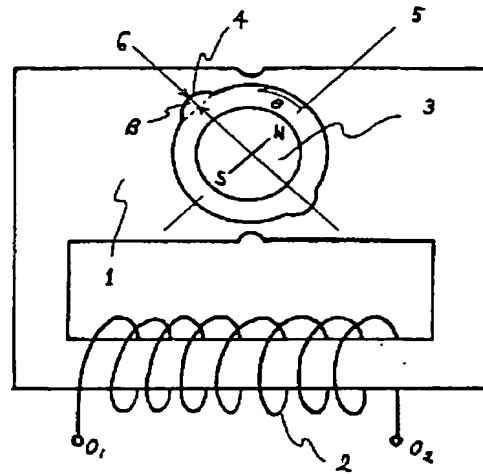
第 1 図



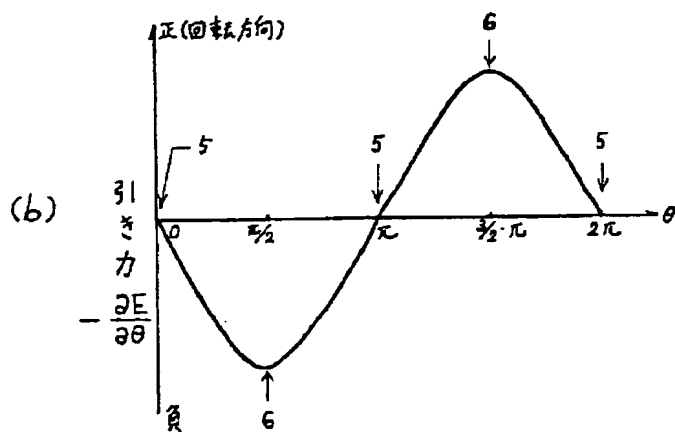
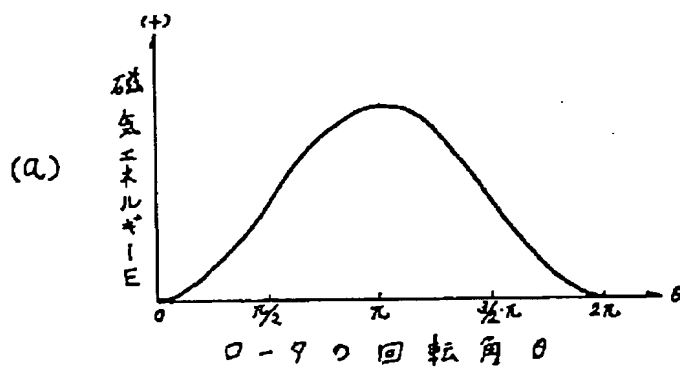
第 2 図



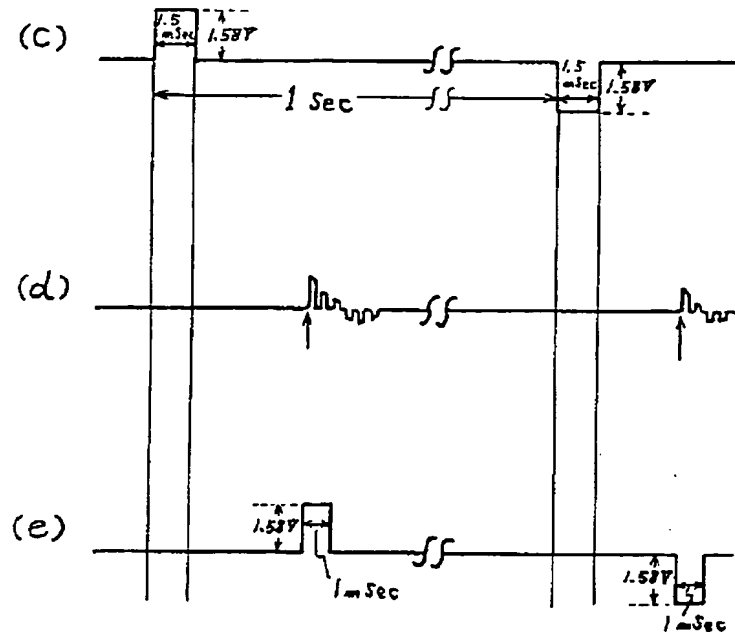
第 3 図



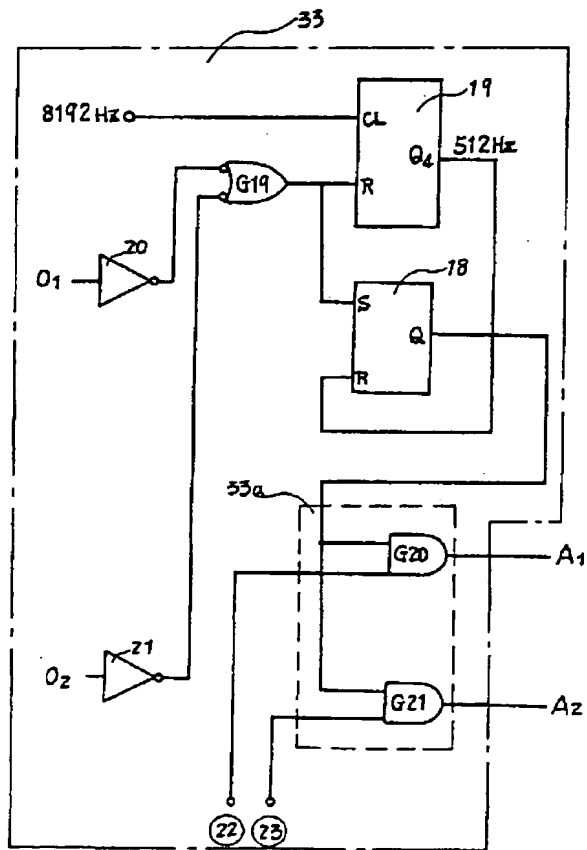
第 4 図



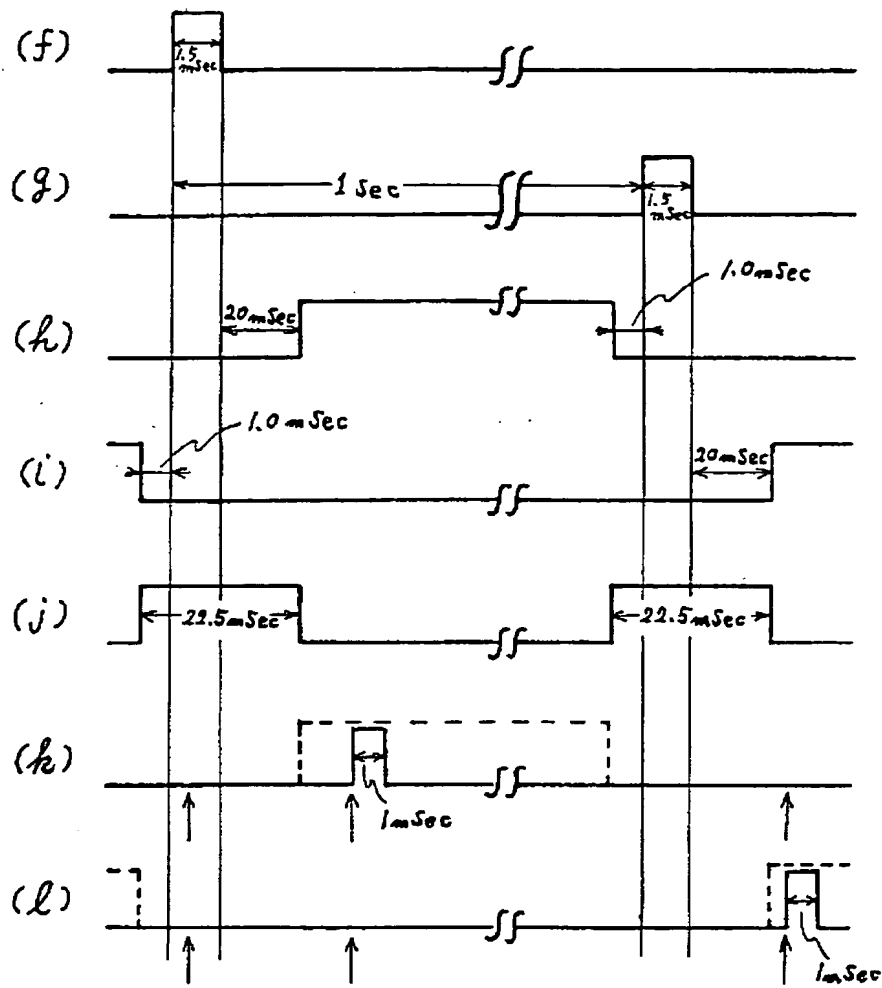
第 5 図

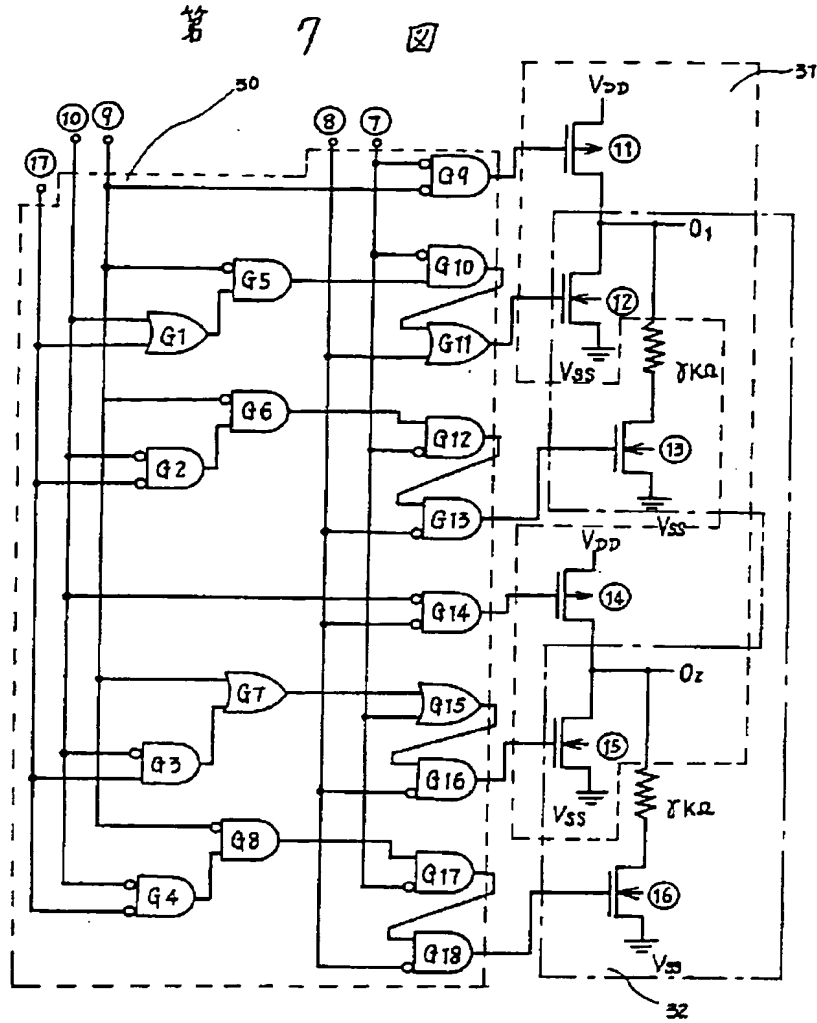


第 8 図



第 6 図





This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record.

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.